

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-201754

(43)Date of publication of application : 27.07.2001

---

(51)Int.Cl. G02F 1/1343

G02F 1/1368

---

(21)Application number : 2000-010902 (71)Applicant : MATSUSHITA ELECTRIC  
IND CO LTD

(22)Date of filing : 19.01.2000 (72)Inventor : NAKAMURA AKIKO  
KAWAMURA TETSUYA  
OTOMO TETSUYA

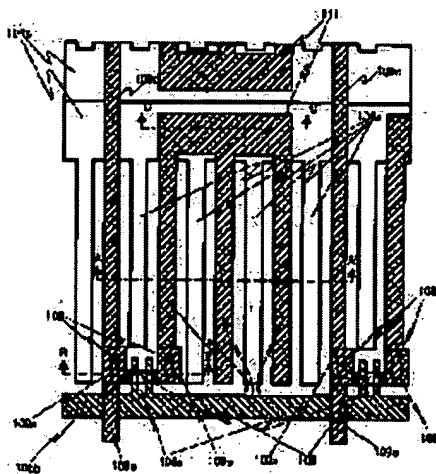
---

### (54) LIQUID CRYSTAL DISPLAY DEVICE

#### (57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device in which an in-plane switching method (IPS) can be realized without decreasing the picture quality while suppressing the power consumption.

SOLUTION: The liquid crystal display device has a liquid crystal composition layer in which liquid crystal molecules can be twisted and rotated, a first substrate and a second substrate to hold the liquid crystal composition layer, a plurality of pixels formed into a matrix between the first substrate face and the liquid crystal composition layer face, and thin film transistors



formed for each pixel. The device is provided with pixel electrodes on which video signals are applied on each pixel and with a counter electrode on which a counter voltage is applied. The twist of the liquid crystal molecules is controlled by the electric field generating between the pixel electrode and the counter electrode and having a component parallel to the substrate face. In the device, the counter electrode is formed from the same light-transmitting material as the semiconductor layer including the source drain region of the thin film transistor.

---

#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The 1st substrate and 2nd substrate which a liquid crystal molecule is twisted and pinch a pivotable liquid crystal constituent layer and said liquid crystal constituent layer, Two or more pixels formed in the shape of a matrix between said 1st substrate side and the field of said liquid crystal constituent layer, It has the pixel electrode with which a video signal is impressed for said every pixel, and the counterelectrode with which an opposite electrical potential difference is impressed including the thin film transistor currently formed for said every pixel. It is the liquid crystal display which controls the amount of torsion of a liquid crystal molecule by the electric field containing a component parallel to said 1st substrate side generated between said pixel electrodes and said counterelectrodes. The liquid crystal display characterized by being formed with the same translucency ingredient as the semi-conductor layer in which said counterelectrode includes the source drain field of said thin film transistor.

[Claim 2] The liquid crystal display according to claim 1 with which impurity ion is injected into the semi-conductor layer including said source drain field by the ion doping method.

[Claim 3] The 1st substrate and 2nd substrate which a liquid crystal molecule is twisted and pinch a pivotable liquid crystal constituent layer and said liquid crystal constituent layer, Two or more pixels formed in the shape of a matrix between said 1st substrate side and the field of said liquid crystal constituent layer, It has the pixel electrode with which a video signal is impressed for said every pixel, and the counterelectrode with which an opposite electrical potential difference is impressed including the thin film transistor currently formed for said every pixel. It is the liquid crystal display which controls the amount of torsion of a liquid crystal molecule by the electric field containing a component parallel to said 1st substrate side generated between said pixel electrodes and said counterelectrodes. The liquid crystal display characterized by forming said

counterelectrode with the same translucency ingredient as the gate electrode of said thin film transistor.

[Claim 4] The liquid crystal display according to claim 3 with which impurity ion is poured into said gate electrode by the ion doping method.

[Claim 5] A liquid crystal display given in any 1 term of claims 1-4 said whose same translucency ingredients are polycrystalline silicon thin films.

[Claim 6] A liquid crystal display given in any 1 term of claims 1-5 by which storage capacitance is formed through at least one insulator layer between said pixel electrodes and said counterelectrodes.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the liquid crystal display which can be used as flat-surface displays, such as AV and OA equipment. Especially, it is related with the active-matrix mold liquid crystal display (it is called "LCD" below Liquid Crystal Display:.) using a thin film transistor.

[0002]

[Description of the Prior Art] Current [ LCD ] is positively adopted as the viewfinder of a video camera, pocket television, and a pan in various fields, such as information-display terminals, such as highly minute projection television, and a personal computer, a word processor, and development and commercialization are performed actively.

[0003] Especially, the method which builds in the driver circuit of a pixel on the same base is well adopted increasingly by using a polycrystalline silicon thin film (it being called "p-Si" below Polycrystalline Silicon:.) as a semiconductor material in recent years in development of the TN (Twisted Nematic) mold LCD of an active-matrix mold method using the thin film transistor (it being called "TFT" below Thin Film Transistor:.) as a switching element.

[0004] By holding down comparatively whenever [ stoving temperature / at the time of forming p-Si also especially in it ] to low temperature with 450 degrees C or less, development of the p-Si-TFT-LCD technique of the low-temperature process which made the activity possible is actively performed also about the large area and the low

quality glass substrate, and utilization is also already made.

[0005] Generally, since carrier mobility of p-Si-TFT is large, and it is forming a source drain field in self align with a gate electrode and can attain detailed-izing and cutback-ization of the parasitic capacitance between gate drains rather than amorphous silicon (it is called "a-Si" below Amorphous Silicon:) and TFT, formation of a high-speed driver circuit is possible for it. Therefore, a pixel and a driver circuit can really be formed and low-cost-izing and highly-minute-izing of LCD can be realized simultaneously.

[0006] Two methods are shown in the means of displaying used on the other hand in the active-matrix mold LCD which has spread through a current commercial scene. One is in NW (Normally White) mode of TN (TwistedNematic) method.

[0007] This method is a method which modulates and displays the light which liquid crystal was operated by electric field vertical to the substrate side generated between the electrodes (one electrode is a transparent electrode) formed in each of two substrates which \*\*\*\* a liquid crystal presentation layer, penetrated the electrode, and carried out incidence to liquid crystal. In NW mode, in the electrical potential difference below no electrical-potential-difference impressing or a threshold electrical potential difference, it is a white display, and if the electrical potential difference higher than it is impressed, light transmittance will fall gradually and it will become a black display. This display property uses the property which it is going to arrange to the sense of electric field, a liquid crystal molecule being twisted by impressing an electrical potential difference to LCD, and canceling structure. Therefore, the deflection condition of the light which penetrates LCD according to change of the array condition of the liquid crystal molecule concerned changes, and the permeability of light is modulated.

[0008] However, since the deflection condition of the transmitted light changes with the directions of incidence of the light which carries out incidence to LCD also in the state of the same molecular arrangement, the permeability of light changes with directions of incidence. That is, the property of LCD will have the strong viewing-angle dependency.

[0009] Since it has this vision property, if a view is aslant leaned to the main viewing-angle direction (the direction of a major axis of the liquid crystal molecule in the interlayer of liquid crystal), the inversion phenomenon of brightness will be caused depending on a view. That is, since the image quality of LCD is spoiled remarkably, it has been an important technical problem that the brightness inversion phenomenon which starts when it may set to the means of displaying concerned, and the phenomenon in which the display brightness at the time of a predetermined electrical potential difference becomes brighter than the display brightness at the time of an

electrical potential difference lower than it may arise, and high tension is impressed, since it is especially a black display arises, when holding image quality.

[0010] In order to solve this technical problem, electric field are not impressed to a substrate perpendicular direction like TN liquid crystal means of displaying. The method which modulates and displays the light which liquid crystal was operated by electric field almost parallel to the substrate side generated in inter-electrode [ which was formed on the same substrate / two ], and carried out incidence to liquid crystal from the clearance between two electrodes (it is called "IPS" a horizontal electric-field method or below In Plane Switching:.) It is thought out and has the description that an angle of visibility is remarkable and a horizontal electric-field method is large.

[0011]

[Problem(s) to be Solved by the Invention] Thus, it is possible to improve an angle-of-visibility property by considering as the horizontal electric-field method which makes the direction which does not impress electric field to a substrate perpendicular direction like TN liquid crystal means of displaying, but is impressed to liquid crystal an almost parallel direction to a substrate. However, since it becomes the structure which forms the pixel electrode of a non-translucency ingredient, a counterelectrode, and counterelectrode wiring in a pixel field as shown in drawing 1, it is not avoided that a numerical aperture (rate that the display area to 1 pixel occupies) becomes small compared with the conventional TN liquid crystal means of displaying. Therefore, it is difficult to obtain a bright image and has become a big trouble when raising display image quality.

[0012] A numerical aperture is raised by making the wiring itself thin actually that this trouble should be canceled, or it is coped with using approaches, such as making the brightness of a back light high. However, if wiring is made thin, in order to make wiring resistance low, it will be necessary to thicken thickness of a counterelectrode, and a possibility that the etching remainder in the side attachment wall of a counterelectrode, the gate electrode currently formed in coincidence, or a source drain electrode, the defect of step coverage, etc. may occur will become high. Moreover, if the brightness of a back light is made high, the new trouble that power consumption becomes large substantially will also be produced.

[0013] This invention aims at offering the liquid crystal display which can realize a horizontal electrolysis method that the above-mentioned trouble should be canceled, stopping power consumption, without spoiling image quality.

[0014]

[Means for Solving the Problem] The liquid crystal display applied to this invention in

order to attain the above-mentioned object The 1st substrate and 2nd substrate which a liquid crystal molecule is twisted and pinch a pivotable liquid crystal constituent layer and a liquid crystal constituent layer, Two or more pixels formed in the shape of a matrix between the 1st substrate side and Men of a liquid crystal constituent layer, It has the pixel electrode with which a video signal is impressed for every pixel, and the counterelectrode with which an opposite electrical potential difference is impressed including the thin film transistor currently formed for every pixel. It is the liquid crystal display which controls the amount of torsion of a liquid crystal molecule by the electric field containing a component parallel to the 1st substrate side generated between a pixel electrode and a counterelectrode, and is characterized by being formed with the same translucency ingredient as the semi-conductor layer in which a counterelectrode includes the source drain field of a thin film transistor.

[0015] Since the counterelectrode currently formed with the non-translucency ingredient can be conventionally formed with a translucency ingredient by this configuration, the rate that a pixel field is covered with a non-translucency ingredient decreases, and it becomes possible to adopt a horizontal electric-field method, without completely reducing a numerical aperture. Moreover, by having coped with it by the approach of making line breadth thick in this case, although resistance of a counterelectrode had to be formed into low resistance by the reason for fully supplying an opposite electrical potential difference to each pixel conventionally etc., since a numerical aperture fell, it had to be coped with by the approach of thickening thickness, and a gate electrode, the etching remainder in a source drain electrode side attachment wall, the defect of step coverage, etc. had occurred. However, in this invention, it is also possible to make line breadth thick and its yield improves substantially. Moreover, since a counterelectrode (translucency ingredient) can be formed in a semi-conductor layer and coincidence including the source drain field of a thin film transistor, the transparent electrodes (ITO etc.) of the conventional transparency mold do not need to be used for it, and a routing counter does not increase it by having made it the translucency ingredient.

[0016] Moreover, as for the liquid crystal display concerning this invention, it is desirable that impurity ion is injected into a semi-conductor layer including a source drain field by the ion doping method. It is because the resistance of the counterelectrode formed in a semi-conductor layer including a source drain field and coincidence can be set as a desired value with an injection rate, acceleration voltage, etc. of impurity ion at the time of ion doping.

[0017] Next, the liquid crystal display applied to this invention in order to attain the

above-mentioned object The 1st substrate and 2nd substrate which a liquid crystal molecule is twisted and pinch a pivotable liquid crystal constituent layer and a liquid crystal constituent layer, Two or more pixels formed in the shape of a matrix between the 1st substrate side and Men of a liquid crystal constituent layer, It has the pixel electrode with which a video signal is impressed for every pixel, and the counterelectrode with which an opposite electrical potential difference is impressed including the thin film transistor currently formed for every pixel. It is the liquid crystal display which controls the amount of torsion of a liquid crystal molecule by the electric field containing a component parallel to said 1st substrate side generated between a pixel electrode and a counterelectrode, and is characterized by forming the counterelectrode with the same translucency ingredient as the gate electrode of a thin film transistor.

[0018] A horizontal electric-field method can be realized without the case where it is formed with the same translucency ingredient as the semi-conductor layer in which a counterelectrode includes the source drain field of a thin film transistor, and the rate that a pixel field is similarly covered with a non-translucency ingredient decreasing, and completely reducing a numerical aperture by this configuration. Moreover, since it becomes possible to lower wiring resistance of a counterelectrode by making line breadth thick, a gate electrode, the etching remainder in a source drain electrode side attachment wall, the defect of step coverage, etc. can be controlled, and it can also be expected that the yield will improve substantially. Furthermore, since a counterelectrode can be formed in the gate electrode and coincidence of a thin film transistor which are a translucency ingredient, it does not need to use the transparent electrodes (ITO etc.) of the conventional transparency mold, and a routing counter does not increase it by having made it the translucency ingredient.

[0019] Moreover, as for the liquid crystal display concerning this invention, it is desirable that impurity ion is poured into the gate electrode by the ion doping method. It is because the resistance of a gate electrode and the counterelectrode formed in coincidence can be set as a desired value with an injection rate, acceleration voltage, etc. of impurity ion at the time of ion doping.

[0020] Moreover, as for the liquid crystal display concerning this invention, it is desirable that the same translucency ingredient is a polycrystalline silicon thin film. It is because the carrier mobility of a thin film transistor can improve by leaps and bounds and can obtain a highly efficient liquid crystal display.

[0021] Moreover, as for the liquid crystal display concerning this invention, it is desirable that storage capacitance is formed through at least one insulator layer



between a pixel electrode and a counterelectrode. It is because storage capacitance can be easily formed using the superposition field of a pixel electrode and a counterelectrode. [0022]

[Embodiment of the Invention] (Gestalt 1 of operation) The liquid crystal display concerning the gestalt 1 of operation of this invention is explained hereafter, referring to a drawing. Drawing 1 is planar structure drawing showing 1 pixel and its circumference of the active-matrix mold LCD containing TFT which is a switching element concerning this invention. Moreover, drawing 2 is cross-section structural drawing of the pixel in an A-A' cutting plane line, drawing 3 is cross-section structural drawing of TFT in a B-B' cutting plane line, and drawing 4 is cross-section structural drawing of the are recording part by volume in a C-C' cutting plane line.

[0023] In drawing 4 from drawing 1, 101 is #by Corning, Inc. 7059 glass substrate (1.1mm in thickness) of 590 degrees C of points [ distortion ], and the substrate insulator layer layer 102 which consists of SiO<sub>2</sub> has deposited it on the above-mentioned glass substrate 101.

[0024] Patterning of counterelectrode 104a and opposite electrical-potential-difference signal-line 104b which carried out the shape of the semi-conductor layer 103 which consists of a p-Si thin film of 50nm of thickness which is a translucency ingredient, and Kushigata on the above-mentioned substrate insulator layer 102 is carried out to the predetermined configuration. This p-Si semi-conductor layer 103, counterelectrode 104a, and opposite electrical-potential-difference signal-line 104b are formed of laser crystallization.

[0025] Moreover, on both sides of channel field 103a, source field 103b and drain field 103c are formed in the p-Si semi-conductor layer 103 at the both sides. In this p-Si103, counterelectrode 104a, and opposite electrical-potential-difference signal-line 104b, impurity ion poured in by the IONDO-ping method, such as Lynn and boron, is contained, and it is possible to set resistance of counterelectrode 104a and opposite electrical-potential-difference signal-line 104b as a desired value to control by an injection rate, acceleration voltage, etc. of impurity ion at the time of ion doping.

[0026] On above-mentioned p-Si103, counterelectrode 104a, and opposite electrical-potential-difference signal-line 104b, the insulator layer (gate dielectric film) 105 which consists of SiO<sub>2</sub> of 100nm of thickness accumulates, and patterning of gate electrode 106a and scan signal-line 106b which consist of aluminum of 300nm of thickness is further carried out to the predetermined configuration on it.

[0027] On above-mentioned gate electrode 106a and scan signal-line 106b, the interlayer insulation film 107 which consists of SiO<sub>2</sub> of 400nm of thickness accumulated,

and said gate electrode 106a and scan signal-line 106b are covered with this interlayer insulation film 107.

[0028] It is formed in gate dielectric film 105 and an interlayer insulation film 107, respectively so that a contact hole 108 may reach source field 103b of p-Si103, and drain field 103c. On the interlayer insulation film 107, by carrying out patterning of 100nm of thickness, 700nm Ti film, and the aluminum film to a predetermined configuration, and filling the above-mentioned contact hole 108 with this Ti film and aluminum film, source electrode 109a for taking source field 103b and drain field 103c, and contact and drain electrode 109b are formed, and the pixel electrode 110 which carried out the shape of 109d of video-signal lines and Kushigata with the same ingredient further is formed.

[0029] Occlusion of the pixel electrode 110 is carried out to counterelectrode 104a which similarly carried out the shape of Kushigata, it is prepared, and the amount of torsion of a liquid crystal molecule is controlled by the electric field containing a component parallel to the pixel electrode 110 and the substrate side generated between counterelectrode 104a.

[0030] Moreover, storage capacitance 111 is formed using the superposition parts of counterelectrode 104a and the pixel electrode 110. In the horizontal electric-field method which impresses electric field to a substrate side and parallel, since there is almost no liquid crystal capacity formed with a pixel electrode and a counterelectrode unlike the method which impresses electric field at right angles to a substrate side, this storage capacitance 111 is an indispensable component. On source electrode 109a, drain electrode 109b, 109d of video-signal lines, and the pixel electrode 110, the passivation protective coat which consists of SiNx is formed. 1 pixel is constituted by the above-mentioned configuration.

[0031] Next, drawing 5 is instantiation drawing of the active-matrix mold LCD which has arranged the above-mentioned pixel in the shape of a matrix. As shown in drawing 5, in the active-matrix mold LCD, opposite arrangement of the glass substrates 101 and 401 of a couple is carried out mutually, and it has composition which enclosed the liquid crystal constituent layer 402 with the clearance. Inside [ each ] the glass substrates 101 and 401 of a couple (liquid crystal presentation layer 402 side), the orientation film 403a and 403b which controls the initial orientation of liquid crystal is formed, and the deflecting plates 404a and 404b with which the deflection shaft has been arranged by intersecting perpendicularly are formed in the front face of each outside of the glass substrates 101 and 401 of a couple.

[0032] On the glass substrate 101 used as a TFT array substrate, TFT405 arranged at the intersection of scan signal-line 106b arranged in the shape of a matrix, video-signal

line 109b, opposite electrical-potential-difference signal-line 104b for impressing an electrical potential difference to counterelectrode 104a and scan signal-line 106b, and video-signal line 109b, and the scanning-line actuation circuit 406 and the signal-line actuation circuit 407 which is a circumference actuation circuit are formed.

[0033] TFT405 connects the pixel electrode 110 and is committing the switching element for writing a pixel signal in the pixel electrode 110. Moreover, the scanning-line actuation circuit 406 and the signal-line actuation circuit 407 which are a circumference actuation circuit consist of CMOS inverters formed by combining TFT, and are built in on the same substrate as a driver circuit.

[0034] On the other hand, on the glass substrate 401 used as a light filter substrate, the light filter 408 and the light-shielding film (black matrix) pattern 409 are formed at the liquid crystal constituent layer 402 side. a light filter 408 is as green as the red (R) corresponding to 108d of each pixel electrode -- it is divided into the segment of (G) and blue (B). If the active-matrix mold LCD of the above-mentioned configuration is inserted with two polarizing plates 404a and 404b and incidence of the light is carried out, desired image display will be obtained.

[0035] Since the counterelectrode currently formed with the non-translucency ingredient is conventionally formed with the translucency ingredient according to the gestalt 1 of these above operations, the rate that a pixel field is covered with a non-translucency ingredient decreases substantially. Therefore, the horizontal electric-field method which operates liquid crystal by electric field almost parallel to the substrate side generated in inter-electrode [ which was formed on the same substrate / two ] can be realized, without completely reducing a numerical aperture.

[0036] Moreover, since the counterelectrode is formed with the translucency ingredient even when resistance of a counterelectrode must be formed into low resistance, it is possible to form line breadth into low resistance by the approach of making it thick, the etching remainder in the gate electrode and source drain electrode side attachment wall which had been generated by forming low resistance by thickening thickness, and poor step coverage can be controlled, and the yield improves substantially.

[0037] Moreover, since a counterelectrode can be formed in a semi-conductor layer and coincidence including the source drain field of the thin film transistor which is a translucency ingredient, it does not have the increment in the routing counter by having made it the translucency ingredient, either.

[0038] Moreover, since a numerical aperture does not fall compared with the former, it is not necessary to make the brightness of a back light high, and power consumption can also be stopped just like [ conventional ] TN liquid crystal means of displaying.

[0039] (Gestalt 2 of operation) The liquid crystal display concerning the gestalt 2 of operation of this invention is explained hereafter, referring to a drawing. Drawing 6 is cross-section structural drawing showing 1 pixel and its circumference of the active-matrix mold LCD containing TFT which is a switching element concerning this invention. Although the structure of TFT shown with the gestalt 2 of this operation is almost the same as the structure of TFT shown with the gestalt 1 of the above-mentioned implementation, the formation processes of a counterelectrode and an opposite electrical-potential-difference signal line differ.

[0040] In drawing 6, 114a is simultaneously made, when carrying out patterning of the gate electrode 113 which consists of p-Si of 300nm of thickness which is a counterelectrode, for example, is a translucency ingredient to a predetermined configuration.

[0041] Moreover, although not shown all over drawing, it makes simultaneously with counterelectrode 114a and gate electrode 113a also about an opposite electrical-potential-difference signal line and a scan signal line. In this gate electrode 113a, the scan signal line, and counterelectrode 114a and an opposite electrical-potential-difference signal line, impurity ion poured in by the IONDO-ping method, such as Lynn and boron, is contained, and it can be set as a desired value by controlling resistance of gate electrode 113a, a scan signal line, and a counterelectrode 114a and an opposite electrical-potential-difference signal line by an injection rate, acceleration voltage, etc. of impurity ion at the time of ion doping.

[0042] Since the counterelectrode currently formed with the non-translucency ingredient can be conventionally formed with a translucency ingredient like the gestalt 1 of operation according to the gestalt 2 of this operation, the rate that a pixel field is covered with a non-translucency ingredient decreases substantially. Therefore, the horizontal electric-field method which operates liquid crystal by electric field almost parallel to the substrate side generated in inter-electrode [ which was formed on the same substrate / two ] can be realized, without completely reducing a numerical aperture.

[0043] Moreover, like the gestalt 1 of operation, even when resistance of a counterelectrode must be formed into low resistance, it is possible to form line breadth into low resistance by the approach of making it thick, a gate electrode, the etching remainder in a source drain electrode side attachment wall, and poor step coverage can be controlled, and the yield improves substantially.

[0044] Moreover, since a counterelectrode can be formed in the gate electrode and coincidence of a thin film transistor which are a translucency ingredient, it does not

have the increment in the routing counter by having made it the translucency ingredient, either.

[0045] In addition, in the gestalt of this operation, although p-Si-TFT is used for the active component, for example, it is not limited to especially this and can apply to the MOS mold TFT on a-Si-TFT or Si wafer, or MIM diode.

[0046]

[Effect of the Invention] Since the counterelectrode currently formed with the non-translucency ingredient can be conventionally formed with a translucency ingredient according to the liquid crystal display applied to this invention as mentioned above, the rate that a pixel field is covered with a non-translucency ingredient decreases substantially, and the horizontal electric-field method which operates liquid crystal by electric field almost parallel to the substrate side generated in inter-electrode [ which was formed on the same substrate / two ] can be realized, without completely reducing a numerical aperture.

[0047] Moreover, even when resistance of a counterelectrode must be formed into low resistance, it is possible to form line breadth into low resistance by the approach of making it thick, the etching remainder in the gate electrode and source drain electrode side attachment wall which had been generated by forming low resistance by thickening thickness, and poor step coverage can be controlled, and the yield improves substantially.

[0048] Moreover, since it formed in a semi-conductor layer or gate electrode including the source drain field of the thin film transistor which is a translucency ingredient about a counterelectrode, and coincidence, the increment in the routing counter by it becoming unnecessary to have used the transparent electrodes (ITO etc.) of the conventional transparency mold, and having made it the translucency ingredient is avoidable.

[0049] Moreover, since a numerical aperture does not fall compared with the former, it is not necessary to make the brightness of a back light high, and power consumption can also be stopped just like [ conventional ] TN liquid crystal means of displaying.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] Planar structure drawing showing 1 pixel and its circumference of the active-matrix mold LCD in the liquid crystal display concerning the gestalt 1 of operation of this invention

[Drawing 2] Cross-section structural drawing of the pixel in the liquid crystal display concerning the gestalt 1 of operation of this invention (A-A' cutting plane line)

[Drawing 3] Cross-section structural drawing of TFT in the liquid crystal display concerning the gestalt 1 of operation of this invention (B-B' cutting plane line)

[Drawing 4] Cross-section structural drawing of the are recording part by volume in the liquid crystal display concerning the gestalt 1 of operation of this invention (C-C' cutting plane line)

[Drawing 5] Instantiation drawing of the liquid crystal display concerning the gestalt 1 of operation of this invention

[Drawing 6] Cross-section structural drawing of TFT in the liquid crystal display concerning the gestalt 2 of operation of this invention

[Description of Notations]

101 Glass Substrate (TFT Array Substrate)

103 Semi-conductor Layer (P-Si)

103a Semi-conductor layer (channel field)

103b Semi-conductor layer (source field)

103c Semi-conductor layer (drain field)

104a Counterelectrode (p-Si)

104b Opposite electrical-potential-difference signal line (p-Si)

110 Pixel Electrode

111 Storage Capacitance

113a Gate electrode (p-Si)

114a Counterelectrode (p-Si)

401 Glass Substrate (Light Filter Substrate)

402 Liquid Crystal Constituent Layer

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-10902  
(P2000-10902A)

(43) 公開日 平成12年1月14日 (2000.1.14)

(51) Int.Cl.<sup>7</sup>  
G 0 6 F 13/14

識別記号  
3 2 0

F I  
G 0 6 F 13/14

テーマコード(参考)  
3 2 0 A 5 B 0 1 4

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平10-175525

(22) 出願日 平成10年6月23日 (1998. 6. 23)

(71) 出願人 000201814

双葉電子工業株式会社  
千葉県茂原市大芝629

(72) 発明者 白鳥 成一

千葉県茂原市大芝629 双葉電子工業株式  
会社内

(72) 発明者 加藤 賢治

千葉県茂原市大芝629 双葉電子工業株式  
会社内

(74) 代理人 100086841

弁理士 脇 篤夫 (外 2 名)

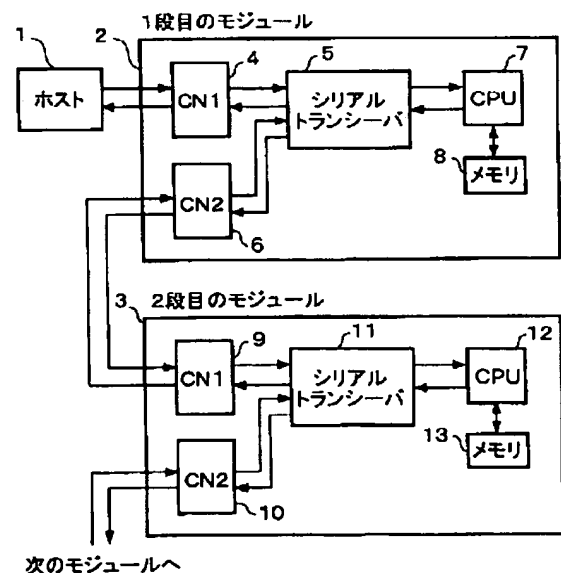
F ターム(参考) 5B014 HB02 HB05

(54) 【発明の名称】 デイジーチェーン接続機器およびデイジーチェーン接続機器のアドレス設定方法

(57) 【要約】

【課題】 アドレスを容易に設定することができるデイジーチェーン接続機器、および、そのアドレス設定方法を提供する。

【解決手段】 ホスト機器1から1段目のモジュール2に対し、アドレスデータが付されたアドレス設定コマンドを送信する。1段目のモジュール2のCPU7は、受信したアドレスデータ「AD1」に応じて自身のモジュールにアドレスを設定し、メモリ8に記憶する。次に、CPU7は、全てのモジュール間で決められたアドレスの設定規則にしたがって、自身のモジュールのアドレスに基づいて、後段のモジュールに対するアドレスを作成し、作成されたアドレスに応じたアドレスデータ「AD2」が付されたアドレス設定コマンドを後段の2段目のモジュール3に送信する。



(2)

1

## 【特許請求の範囲】

【請求項1】 デイジーチェーン接続された複数の機器に対し各機器に固有のアドレスを設定するデイジーチェーン接続機器であって、  
前段の機器からアドレスデータが付されたアドレス設定コマンドを受信する手段と、受信された前記アドレスデータに応じて自身の機器にアドレスを設定する手段と、前記自身の機器のアドレスに応じて後段の機器に対する前記アドレスデータを作成する手段と、作成された前記アドレスデータが付されたアドレス設定コマンドを前記後段の機器に送信する手段とを備えたデイジーチェーン接続機器。

【請求項2】 前記自身の機器の後段に前記機器が接続されていないことを検出する手段と、前記自身の機器の後段に前記機器が接続されていないときに前記自身の機器の前記アドレスに応じて最終アドレスデータを作成する手段と、作成された前記最終アドレスデータが付された設定完了信号を前記前段の機器に返信する手段と、前記後段の機器から前記設定完了信号を受信したときに、前記設定完了信号を前記前段の機器に返信する手段とを備えた請求項1に記載のデイジーチェーン接続機器。

【請求項3】 デイジーチェーン接続された複数の機器に対し各機器に固有のアドレスを設定するデイジーチェーン接続機器のアドレス設定方法であって、  
前段の機器からアドレスデータが付されたアドレス設定コマンドを受信し、受信された前記アドレスデータに応じて自身の機器にアドレスを設定し、前記自身の機器のアドレスに応じて後段の機器に対する前記アドレスデータを作成し、作成された前記アドレスデータが付されたアドレス設定コマンドを前記後段の機器に送信することを特徴とするデイジーチェーン接続機器のアドレス設定方法。

【請求項4】 前記自身の機器の後段に前記機器が接続されていないことを検出して、前記自身の機器の前記アドレスに応じて最終アドレスデータを作成し、作成された前記最終アドレスデータが付された設定完了信号を前記前段の機器に返信するとともに、前記後段の機器から前記設定完了信号を受信したときに、前記設定完了信号を前記前段の機器に返信することを特徴とする請求項3に記載のデイジーチェーン接続機器のアドレス設定方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、文字や図形等を表示する表示器などに用いるデイジーチェーン接続機器、および、デイジーチェーン接続機器にアドレスを設定する方法に関するものである。

【0002】

【従来の技術】図5は、複数の表示モジュールを用いた表示システムの説明図である。図5(a)は、複数の表

2

示モジュールを用いて1台の表示器が構成される場合を示し、図5(b)は、複数の表示モジュールのそれぞれが1台の表示器を構成する場合を示す説明図である。1はホスト装置、51、53～55は表示器、51a～51e、53a～55aは表示モジュール、52は接続ケーブルである。ホスト機器1は、CPU(中央演算処理装置)を内蔵し、キーボードから表示データを入力したり、図示しないセンター装置から無線により表示データを入力して、表示モジュール51a～51e、53a～55aに出力する。表示器51、53～55は、たとえば、銀行内において金利や為替交換レートを表示したり、駅構内において電車の発車時刻を表示したりするメッセージ表示ボードとして用いられる。

【0003】図5(a)において、表示器51は、ホスト機器1に接続され、複数の表示モジュール51a～51eを有し、各表示モジュール51a～51eは、ホスト機器1からデータを受信し、それぞれ独立した内容の表示を行うことができる。表示モジュール51a～51eの具体例としては、例えば、蛍光表示管や発光ダイオード等を用いたディスプレイ装置、あるいは、複数枚の表示板を回転させることにより表示文字を変える機械的駆動方式の表示器などがある。表示器51はホスト機器1と接続ケーブル52で接続されているが、表示器51の内部でも、各表示モジュール51a～51eが図示しない接続ケーブルでホスト機器1とバス接続されている。

【0004】図5(b)においては、表示器53、54、55は離れた場所に設置される。表示器53、54、55は、それぞれ、複数の表示モジュール53a～55aを有する。表示モジュール53a～55aは、図5(a)における表示モジュール51a～51eと同様のものであり、ホスト機器1と接続ケーブルによりバス接続され、ホスト機器1からデータを受信し、それぞれ独立した表示を行うことができる。なお、図5(a)に示した表示器51と同様の表示器が複数個、離れた場所に設置され、すべての表示モジュールがホスト機器1に接続される場合もある。

【0005】図6は、ホスト機器とモジュールとの相互接続形態の説明図である。図6(a)はバス接続の例である。図中、61は1段目のモジュール、62は2段目のモジュール、63はn段目のモジュールである。図6(b)はデイジーチェーン接続の例である。図中、64は1段目のモジュール、65は2段目のモジュール、66はn段目のモジュールである。図5の表示システムにおける表示モジュールは、図6に示したモジュールの一例である。ホスト機器1と各段のモジュールとの間でデータを送受信する。

【0006】図6(a)に示すバス接続では、ホスト機器1および全てのモジュール61～モジュール63が接続ケーブルで直接に接続されている。ホスト機器1およ

50



(3)

3

び複数のモジュール間でデータの送受信を可能とするために、各モジュール61～モジュール63にディップスイッチ等を設けてアドレスを設定しておく。

【0007】図6(b)に示すデジチェーン接続では、ホスト機器1は隣接する1段目のモジュール64にのみ接続され、1段目のモジュール64は、さらに、隣接する2段目のモジュール65に接続され、2段目のモジュール65は、さらに、図示を省略した隣接する3段目のモジュールに接続され、同様に、n段目のモジュール66まで接続される。このようなデジチェーン接続の一例としては、パーソナルコンピュータと周辺機器との間でデータを送受信するSCSI(小型コンピュータシステムインターフェース: Small Computer System Interface)がある。SCSIはデータをパラレル伝送するとともに、データを伝送するラインのほかに複数の制御信号ラインも有している。しかし、デジチェーン接続自体は、データをシリアル伝送するものであってもよく、また、制御信号線を設けないものであってもよい。

【0008】図5に示した表示システムに、図6(b)に示したデジチェーン接続を用いるようにすれば、各モジュールがリピータ(中継器)として機能するため、接続ケーブルを長くして伝送距離を延ばすことができる。図7は、デジチェーン接続におけるモジュールのブロック構成図である。図中、図5、図6と同様な部分には同じ符号を付して説明を省略する。4、6、9、10はコネクタ、5、11はシリアルトランシーバ、7、12はCPU、71、72はアドレス設定スイッチである。

【0009】ホスト機器1は、接続ケーブルを介して1段目のモジュール64のコネクタ4に接続され、コネクタ4はシリアルトランシーバ5に接続され、シリアルトランシーバ5はCPU(中央演算処理装置)7に接続される。このような接続によってホスト機器1と1段目のモジュール64のCPU7との間の送受信を可能にする。

【0010】CPU7は、また、シリアルトランシーバ5を介してコネクタ6に接続され、コネクタ6は、接続ケーブルを介して2段目のモジュール65のコネクタ9に接続される。コネクタ9はシリアルトランシーバ11に接続され、シリアルトランシーバ11はCPU12に接続される。このような接続によってホスト機器1は、1段目のモジュール64のCPU7により中継されて2段目のモジュール65のCPU12との間の送受信を可能にする。2段目のモジュール65のコネクタ10は接続ケーブルを介して後段のモジュールのコネクタに接続される。このようにして、ホスト機器1は、中間のモジュールのCPUにより中継されて全モジュールとCPUとの間の送受信を可能とする。

【0011】上述したように、複数台のモジュールをデ

4

ジチェーン接続して、ホスト機器1から各モジュールに表示情報や制御情報等のデータを送信する場合、各モジュールに固有のアドレスを設定しておき、このアドレスで特定のモジュールを指定する必要がある。したがって、図6(a)のバス接続と同様に、各モジュールにDIPスイッチ、サミールスイッチ(デジタルスイッチ)などのアドレス設定用スイッチ71、72、あるいは、ジャンパを設けて、これをCPU7、CPU8に接続する。ホスト機器1およびモジュール(1)64、モジュール(2)65・・・をデジチェーン接続する際に、作業者がアドレス設定スイッチ71、72を切り替えて、アドレスを設定する必要がある。

【0012】しかし、上述したハードウェア的なアドレス設定では、事前にモジュールの一台一台に個別にアドレスを設定するので、作業者の負担が大きいという問題がある。また、各モジュールにアドレス設定用のスイッチやジャンパを備える必要があり、コストアップにつながるという問題もある。

【0013】

【発明が解決しようとする課題】本発明は、上述した問題を解決するためになされたもので、デジチェーン接続された複数の機器に、アドレスを容易に設定することができるデジチェーン接続機器、および、デジチェーン接続機器のアドレス設定方法を提供することを目的とするものである。さらに、デジチェーン接続されたシステムのアドレス設定の信頼性を増すことができるだけでなく、機器の総数がわかるデジチェーン接続機器、および、デジチェーン接続機器のアドレス設定方法を提供することを目的とするものである。

【0014】

【課題を解決するための手段】本発明のデジチェーン接続機器においては、デジチェーン接続された複数の機器に対し各機器に固有のアドレスを設定するデジチェーン接続機器であって、前段の機器からアドレスデータが付されたアドレス設定コマンドを受信する手段と、受信された前記アドレスデータに応じて自身の機器にアドレスを設定する手段と、前記自身の機器のアドレスに応じて後段の機器に対する前記アドレスデータを作成する手段と、作成された前記アドレスデータが付されたアドレス設定コマンドを前記後段の機器に送信する手段とを備えたものである。また、本発明のデジチェーン接続機器のアドレス設定方法においては、デジチェーン接続された複数の機器に対し各機器に固有のアドレスを設定するデジチェーン接続機器のアドレス設定方法であって、前段の機器からアドレスデータが付されたアドレス設定コマンドを受信し、受信された前記アドレスデータに応じて自身の機器にアドレスを設定し、前記自身の機器のアドレスに応じて後段の機器に対する前記アドレスデータを作成し、作成された前記アド

(4)

5

レスデータが付されたアドレス設定コマンドを前記後段の機器に送信するものである。したがって、デジチェーン接続された複数の機器に、複数の機器間で取り決められたアドレスを容易に設定することができる。

【0015】本発明のデジチェーン接続機器においては、さらに、前記自身の機器の後段に前記機器が接続されていないことを検出する手段と、前記自身の機器の後段に前記機器が接続されていないときに前記自身の機器の前記アドレスに応じて最終アドレスデータを作成する手段と、作成された前記最終アドレスデータが付された設定完了信号を前記前段の機器に返信する手段と、前記後段の機器から前記設定完了信号を受信したときに、前記設定完了信号を前記前段の機器に返信する手段とを備えたものである。また、本発明のデジチェーン接続機器のアドレス設定方法においては、さらに、前記自身の機器の後段に前記機器が接続されていないことを検出して、前記自身の機器の前記アドレスに応じて最終アドレスデータを作成し、作成された前記最終アドレスデータが付された設定完了信号を前記前段の機器に返信するとともに、前記後段の機器から前記設定完了信号を受信したときに、前記設定完了信号を前記前段の機器に返信するものである。したがって、デジチェーン接続されたシステムのアドレス設定の信頼性を増すことができるだけでなく、デジチェーン接続された機器の総数がわかる。

【0016】

【発明の実施の形態】図1は、本発明のデジチェーン接続機器、および、そのアドレス設定方法の実施の一形態を説明するためのデジチェーン接続機器のブロック構成図である。図中、図5～図7と同様な部分には同じ符号を付して説明を省略する。2は1段目のモジュール、3は2段目のモジュールである。アドレス設定用スイッチやジャンパの代わりに、設定されたアドレスを記憶するためのメモリ8、13が設けられてそれぞれCPU7、12に接続される。

【0017】ホスト機器1のメモリあるいはハード磁気ディスク、1段目のモジュール2、2段目のモジュール3・・・の図示しないメモリに記憶されたプログラムにより、各モジュールにアドレスが設定され、メモリ8に1段目のモジュール2のアドレス、メモリ13に2段目のモジュール3のアドレス・・・がそれぞれ保存される。メモリ8、13としては電気的に消去および再書き込み可能なEEPROM (Electrically Erasable Programmable Read Only Memory) のような不揮発性メモリ、電池でバックアップされるCMOSのRAM等を用いる。CPU7、12がプログラムによって処理を実行するために、CPU7、12には図示を省略したがRAMが接続されている。したがって、このRAMの一部の記憶領域にアドレスを保存してもよい。ただし、モジュールへの電源供給が断となると、再度アドレスを設定し

6

直す必要がある。

【0018】次に、各モジュールに固有のアドレスを設定する方法の原理を説明する。ホスト機器1および1段目のモジュール2、2段目のモジュール3・・・間を接続ケーブルでデジチェーン接続する。ホスト機器1から1段目のモジュール2に対し、アドレスデータ「AD1」の付加されたアドレス設定コマンドを送信する。1段目のモジュール2のCPU7は、受信したアドレスデータ「AD1」に応じて自身のモジュールにアドレスを設定し、メモリ8に記憶する。次に、CPU7は、全てのモジュール間で取り決められたアドレスの設定規則にしたがって、自身のモジュールのアドレスに応じて、隣接する後段のモジュールのアドレスを決定する。このアドレスに応じたアドレスデータ「AD2」を作成し、このアドレスデータ「AD2」が付されたアドレス設定コマンドを後段の2段目のモジュール3に送信する。なお、上述したアドレスの設定規則にしたがって処理を行うプログラムは、各モジュールに記憶させておく。

【0019】2段目のモジュール3において、CPU12は、前段の1段目のモジュール2からアドレスデータ「AD2」の付加されたアドレス設定コマンドを受信する。1段目のCPU7と同様に、受信されたアドレスデータ「AD2」に応じて自身のモジュールにアドレスを設定する。次に、CPU12は、全てのモジュール間で取り決められたアドレスの設定規則にしたがって、自身のモジュールのアドレスに応じて、後段のモジュールに対するアドレスを決定し、このアドレスに応じたアドレスデータ「AD3」を作成し、アドレスデータ「AD3」の付加されたアドレス設定コマンドを、後段の3段目のモジュールに送信する。以下同様にして、最後のモジュールまで、アドレスデータの付加されたアドレス設定コマンドが送信され、全てのモジュールに対してアドレスが設定されて保存される。

【0020】その結果、ホスト機器1から1段目のモジュール2、2段目のモジュール3・・・に対してアドレスを指定して個別にデータを送信することができる。さらに、ホスト機器1にも固有のアドレスを予め設定しておけば、各モジュールからホスト機器1へも個別にデータを送信することができる。

【0021】上述したアドレスの設定規則は、複数のモジュールのそれぞれに固有のアドレスを設定する規則である。具体例を示すと、自身に設定されたアドレス番号を、所定値、例えば、1だけ増分（インクリメント）するという規則である。あるいは、自身に設定されたアドレス番号を、所定値、例えば、1だけ減分（デクリメント）するという規則でもよい。例えば、ホスト機器1が1段目のモジュール2にアドレス番号1を設定し、2段目のモジュール3には、アドレス番号をインクリメントさせて2とし、順次、3、4、5・・・と設定する。

【0022】上述した説明では、アドレスの設定規則に

(5)

7

したがって、自身のモジュールのアドレスに応じて、隣接する後段のモジュールに対するアドレスを決定し、後段へのアドレスデータを作成した。このかわりに、自身のモジュールのアドレスに応じたアドレスデータを後段に送信し、後段のモジュールでは、前段からのアドレスデータに応じて、アドレスの設定規則にしたがって、この後段のモジュールに対するアドレスを決定してもよい。この場合、ホスト機器1は、1段目のモジュール2に対して、ホスト機器1のアドレスに応じたアドレスデータを送信すればよい。上述したいずれの方法でも、複数のモジュール間で取り決められたアドレス設定規則にしたがって、各モジュールに対して固有のアドレスを設定することができる。なお、アドレスデータは、単純にアドレスの番号そのものでよい。しかし、必ずしも、アドレスの番号に一致させる必要はなく、アドレスの番号と1対1の関係にあれば任意のデータでよい。

【0023】図2は、図1に示した各モジュールに固有のアドレスを設定する際のホスト機器側のプログラム処理を説明するためのフローチャートである。図3は、図1に示した各モジュールに固有のアドレスを設定する際のモジュール側のプログラム処理を説明するためのフローチャートである。図4は、図1に示したホスト機器と各モジュール間でアドレスデータ、アドレス設定完了データを送受信する状態を説明するためのシーケンス図である。図2ないし図4を参照し、各モジュールに固有のアドレスを設定する方法を具体的に説明する。この具体例では、アドレスの設定に加えて、アドレスが設定されたことを確認する機能も持たせている。

【0024】図2のS21においては、ホスト機器1の待ち時間D<sub>0</sub>を設定し、S22に処理を進める。このD<sub>0</sub>の値は、予測されるモジュールの総数および、後述する伝送遅延時間、時間T<sub>1</sub>、時間T<sub>2</sub>を考慮して設定される。S22においては、アドレス設定コマンドとアドレスデータAD1を送信し、S23に処理を進める。S23においては設定完了信号を受信したか否かを判定し、受信しないときにはS24に処理を進め、受信したときにはS25に処理を進める。ここで、設定完了信号とは、デジチェーン接続された最後のモジュールに対し、アドレスの設定が完了したことを示す信号であり、最後のモジュールのアドレス番号に応じたアドレスデータが付されている。図4に示すように、最後のモジュール4で生成され、順次、ホスト側に隣接する前段のモジュールを中継伝送されてホスト機器1にまで到達する。

【0025】S24においては、先にS21で設定された待ち時間D<sub>0</sub>が経過したか否かを判定し、経過していないときにはS23に処理を戻し、経過したときにはS26に処理を進める。図では省略しているが、待ち時間の判定は、待ち時間を示すパラメータの値をS21においてD<sub>0</sub>にセットし、S24からS23の繰り返しルー

8

ブを通過することによりその値を減少させ、S24において値がマイナスになったときを判定すればよい。S26においては、待ち時間D<sub>0</sub>が経過しても設定完了信号を受信できなかったため、アドレス設定が失敗したことを作業者に知らせる。

【0026】一方、S25においては、設定完了信号が何段目のモジュールで生成されたものかを判定することにより、最終接続モジュールを知ることができる。すなわち、デジチェーン接続されたモジュールの全接続台数を知ることができる。図4に示した具体例では、4台のモジュールが接続され、待ち時間D<sub>0</sub>経過時に設定完了信号「OK4」が受信される。待ち時間D<sub>0</sub>は、若干余裕を見ておくことが望ましい。

【0027】図3においては、1段目のモジュール2について説明するが、他のモジュールの場合も、ほぼ同様である。S31においてはコマンドおよびデータをホスト機器1から受信し、S32に処理を進める。他のモジュールの場合には、隣接するモジュールであって、ホスト側の前段のモジュールからコマンドおよびデータを受信する。このフローチャートでは省略しているが、コマンドおよびデータを受信するまでS31にとどまっている。

【0028】S32においては受信したコマンドがアドレス設定コマンドか否かを判定し、アドレス設定コマンドでないときにはS33に処理を進め、アドレス設定コマンドであるときにはS34に処理を進める。S33においては各コマンドおよびデータの処理を行う。S34においては、受信したアドレスデータAD1に応じて自身のアドレス番号を設定しメモリ8に保存する。S35においては、アドレス番号をインクリメントした値に応じたアドレスデータAD2を作成し、S36に処理を進める。S36においては、待ち時間D<sub>1</sub>を設定してS37に処理を進める。待ち時間D<sub>1</sub>は、ホスト機器1の待ち時間D<sub>0</sub>よりも、時間T<sub>1</sub>+T<sub>2</sub>だけ短い時間に設定する。ただし、ホスト1と1段目のモジュール2間の伝送遅延時間は無視している。

【0029】S37においては、後段の2段目のモジュール3へアドレス設定コマンドおよび新たなアドレスデータAD2を送信し、S38に処理を進める。図4に示した時間T<sub>1</sub>は、S32によりアドレス設定コマンドおよびデータの受信を検出したときから、S37においてアドレス設定コマンドおよびアドレスデータを送信するまでの処理遅延時間である。S38においては、後段の2段目のモジュール3から設定完了信号を受信したか否かを判定し、受信したときにはS41に処理を進め、受信しないときにはS39に処理を進める。

【0030】S39においては、S36において設定された待ち時間D<sub>1</sub>が経過したか否かを判定し、経過していないときにはS38に処理を戻し、経過したときにはS40に処理を進める。S40においては、自身を最終

(6)

9

モジュールであると判断し、自身の固有のアドレスに応じた最終アドレスデータが付された設定完了信号を作成して、S41に処理を進める。

【0031】S41においては、S38から直接に処理が進められたときには、受信された設定完了信号をそのままホスト機器1に返信する。S40から処理が進められたときには、S40において生成された設定完了信号をホスト機器1に返信する。なお、2段目以降のモジュールにおけるこのステップS41においては、前段のモジュールに設定完了信号を返信するようにして中継する。図4に示した時間 $T_2$ は、S39において待ち時間 $D_1$ の経過を検出したときからS41において設定完了信号を返信するまでの処理遅延時間である。ただし、図4に示すように、S38において設定完了信号を受信したときからS41において受信された設定完了信号をそのまま返信するまでの時間もこの時間 $T_2$ になるように合わせておく。

【0032】図4に示した例では、モジュール4の後段には、モジュールが接続されていない。したがって、モジュール4だけが、待ち時間 $D_4$ を経過し、図示のステップS40と同様な、モジュール4におけるステップに処理を進め、自身の固有のアドレス番号に応じたアドレスデータの付された設定完了信号「OK4」を作成して、図示のステップS41と同様な、モジュール4におけるステップに処理を進める。上述した処理をダイジーチェーン接続されたすべてのモジュールが行なうことにより、接続された全てのモジュールにシステム固有のアドレスを設定することができる。

【0033】なお、自身のアドレスから、自身のモジュールが何段目に位置するかを判断して各モジュールの待ち時間 $D_1 \sim D_4$ を設定する。すなわち、ホスト機器の待ち時間 $D_0$ から時間 $(T_1 + T_2) \times \text{段数}$ を引く。そのため、予測される最後のモジュールにおいて待ち時間がゼロにならないように $D_0$ を決めておく。ただし、ホスト1と1段目のモジュール2間、および、モジュール間の伝送遅延時間は無視している。待ち時間は、余裕を持たせることが望ましいが、中間段でモジュールの余裕時間が累積することを考慮して、ホスト機器1側に近いものほど、余裕時間を大きくする必要がある。

【0034】上述した説明では、S32によりアドレス設定コマンドおよびデータの受信を検出すると、時間 $T_1$ 経過後、無条件にアドレス設定コマンドおよびデータを後段のモジュールに送信した。これに代えて、ダイジーチェーン接続を完了して電源を供給開始した後、各モジュールが、ホスト機器1あるいは、ホスト機器1側に隣接する前段のモジュールに対し送信要求信号を自動的に出力するようにしておく。

【0035】各モジュールにおいては、後段への接続コネクタを介して送信要求信号が受信されているか否かを判定し、ある決められた所定時間経過しても受信されな

10

いときに、後段にモジュールが接続されていないとして、自身を最終モジュールであることを検出する。そして、アドレス設定コマンドおよびアドレスデータの後段への送信を中止するとともに、設定完了信号を返信する。この場合、各モジュールにおいて、後段にモジュールがあるか否かの判定に待ち時間 $D_1 \sim D_4$ を利用しない。したがって、ホスト機器1においてのみ、予測されるモジュール総数、時間 $T_1$ 、 $T_2$ に応じた所定の待ち時間を決める。この所定の待ち時間内に設定完了信号が受信されるか否かを判定する。

【0036】上述した説明では、設定完了信号をホスト機器1に返信する機能を持たせている。しかし、伝送エラーが生じるおそれがない環境で使用され、かつ、何台のモジュールがダイジーチェーン接続されているかを作業者が知っている場合には、設定完了信号を返信する機能を持たなくてもよい。また、設定完了信号をホスト機器1に返信する方法は上述した例に限らず、他の方法で行ってもよい。例えば、アドレス設定コマンドおよびアドレスデータを受信したときに、各モジュールは自身のアドレス番号に応じたアドレスデータの付された設定完了信号を作成して、隣接するホスト機器1、あるいは、ホスト機器1側に位置する前段のモジュールに返信するようにし、各モジュールは、ホスト機器1とは反対側に位置する後段のモジュールから受信した設定完了信号をそのまま、ホスト機器1側に返信して中継するようにしてもよい。

【0037】上述した説明では、CPUによるプログラム処理でアドレスを設定するようにしたが、このアドレス設定をハードウェアロジックで実現することもできる。この場合でも、アドレス設定用のスイッチやジャンパを必要とせず、作業者が各モジュールに対し個々に設定作業をする必要はない。上述したアドレス設定方法を、複数の表示モジュールに対し表示データをホスト機器から送信する表示システムのアドレス設定に用いると好適である。しかし、モジュール側からホスト機器側にデータを送信するもの、あるいは、双方向にデータを送受信するシステムに用いることもできる。

【0038】

【発明の効果】上述した説明から明らかなように、本発明によれば、作業者がアドレス設定用のスイッチやジャンパなどのハード的な設定操作を行わずにダイジーチェーン接続された機器に対し、アドレスを自動的に設定することができるという効果がある。したがって、コストの高いメカニカルな部品の点数を減らすことができるとともに、作業者によるアドレスの設定間違いをなくすることができるという効果がある。機器の設置時にダイジーチェーン接続する際に限らず、使用中に機器を交換した場合にも、ハード的に何も変えることなく、交換された機器に対し自動的にアドレスを設定することができるという効果がある。

(7)

11

【0039】また、設定完了信号を返信するようにすれば、デジチェーン接続されたシステムの信頼性を増すことができるだけでなく、さらにデジチェーン接続された機器の総台数がわかるという効果がある。

【図面の簡単な説明】

【図1】本発明のデジチェーン接続機器、および、そのアドレス設定方法の実施の一形態を説明するためのデジチェーン接続機器のブロック構成図である。

【図2】図1に示した各モジュールに固有のアドレスを設定する際のホスト機器側のプログラム処理を説明するためのフローチャートである。

【図3】図1に示した各モジュールに固有のアドレスを設定する際のモジュール側のプログラム処理を説明するためのフローチャートである。

【図4】図1に示したホスト機器と各モジュール間でア

12

ドレスデータ、アドレス設定完了データを送受信する状態を説明するためのシーケンス図である。

【図5】複数の表示モジュールを用いた表示システムの説明図である。

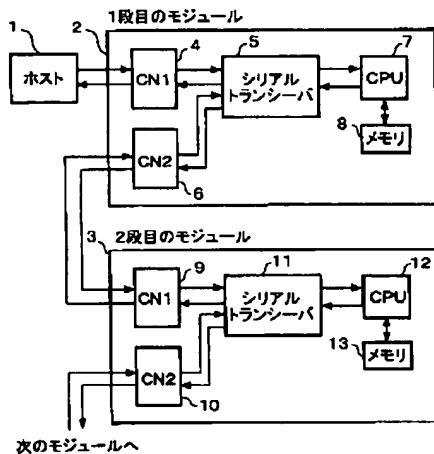
【図6】ホスト機器とモジュールとの相互接続形態の説明図である。

【図7】デジチェーン接続におけるモジュールのブロック構成図である。

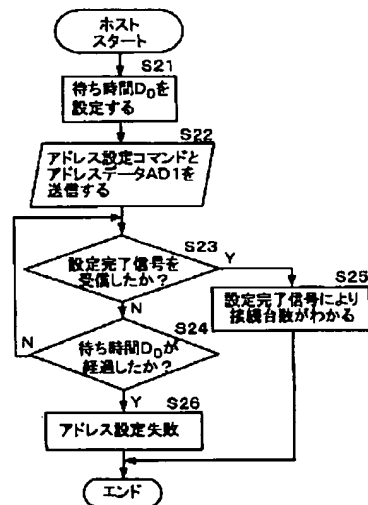
【符号の説明】

1 ホスト装置、2 1段目のモジュール、3 2段目のモジュール、4, 6, 9, 10 コネクタ、5, 11 シリアルトランシーバ、7, 12 CPU、71, 72 アドレス設定スイッチ、51, 53~55 表示器、51a~51e, 53a~55a 表示モジュール、52 接続ケーブル

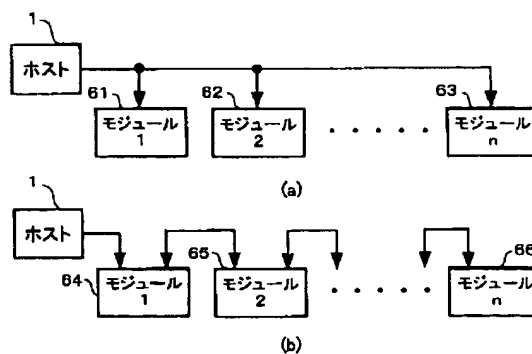
【図1】



【図2】

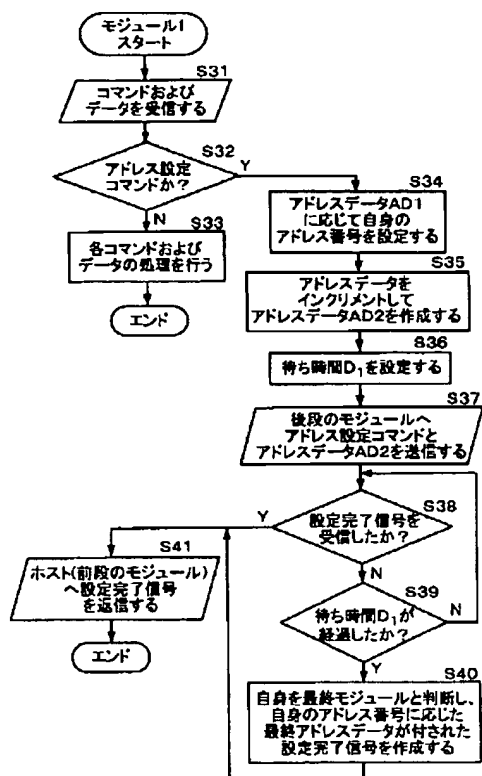


【図6】

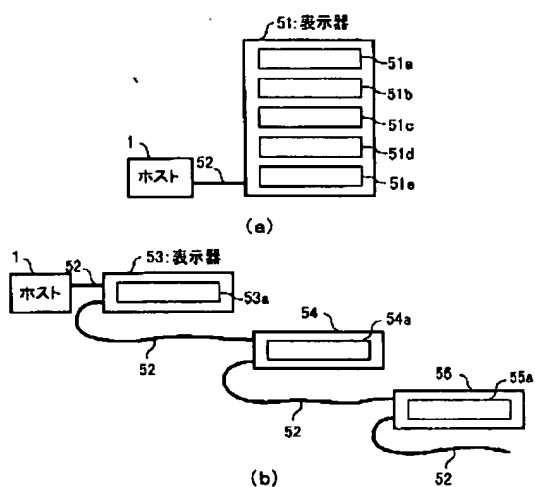


(8)

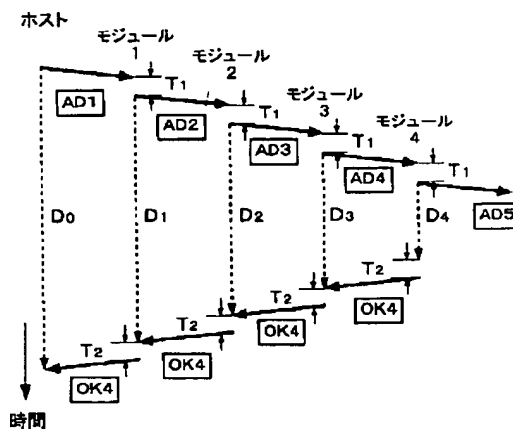
【図 3】



【図 5】



【図4】



【图 7】

